

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03019387 A**(43) Date of publication of application: **28.01.91**

(51) Int. Cl

H05K 3/28
H05K 1/16
(21) Application number: **01154855**(71) Applicant: **NIPPONDENSO CO LTD**(22) Date of filing: **16.06.89**(72) Inventor: **MAYUMI NOBUO**(54) **HYBRID INTEGRATED CIRCUIT**

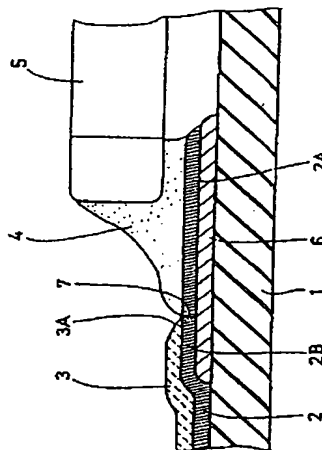
(57) Abstract:

PURPOSE: To protect an integrated circuit of this design from malfunction even if a conductor is disconnected near the end face of a protective glass film by a method wherein a part of a conductor continuously formed on a substrate covered with a protective glass film and an exposed part of the conductor which serves as a component mounting section are connected to each other with a resistor formed on the substrated concerned.

CONSTITUTION: A conductor pattern 2 is formed on a ceramic substrate 1 to constitute a thick film circuit, and a protective glass film 3 is formed covering the conductor 2. The conductor 2 and the protective glass film 3 are formed respectively in such a manner that Ag conductive paste and glass paste are printed and burned. The protective glass film 3 is not formed on a component mounting section 2A of the conductor 2 so as to make it exposed. A resistor 6 or Ru resistor paste is previously printed and burned under the conductors 2A and 2B near the end face 3A of the glass film 3. By this constitution, even if corrosion 7 advances from the end face 3A of the glass protective film 3 to make the conductor 2 disconnected, electrical conduction can be

secured by the lower resistor 6 at a resistance value of a few to hundreds of Ω .

COPYRIGHT: (C)1991,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-19387

⑤ Int.Cl.³

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)1月28日

H 05 K 3/28
1/16

A 6736-5E
C 8727-5E

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 混成集積回路

⑯ 特 願 平1-154855

⑰ 出 願 平1(1989)6月16日

⑱ 発 明 者 真 弓 伸 夫 愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

⑲ 出 願 人 日本電装株式会社 愛知県刈谷市昭和町1丁目1番地

⑳ 代 理 人 弁理士 後藤 勇作

明 細 書

1. 発明の名称

混成集積回路

2. 特許請求の範囲

基板に形成された連続した導体の保護ガラス膜により覆われた部分と、部品搭載部として露出された部分とが、該基板上に形成された抵抗体により接続されていることを特徴とする混成集積回路。

3. 発明の詳細な説明

「産業上の利用分野」

本発明は混成集積回路に関する。

「従来の技術」

混成集積回路では基板上に形成された厚膜又は薄膜回路を保護するため、ガラスコーティングが施される。しかし、第3図に示す様に、基板1上に形成された導体2のうち、モノシリックIC、トランジスタ等の部品5のリードがはんだ付され

る部分、すなわち部品搭載部2Aは露出しておかなければならない。この保護ガラス膜3から露出した導体2の部品搭載部2Aは、最終的には部品5の搭載によりはんだ4で覆われるようにされる。「発明が解決しようとする課題」

しかしながら、保護ガラス膜3はガラスペーストを印刷焼成して形成されるため、保護ガラス膜3の端面3Aではガラスがだれやすい。このため、保護ガラス膜3の端面3A付近においてははんだ4が導体2に十分になじまず、導体2が露出することがある。導体2ははんだ特性の良否からAg(銀)系導体が多く用いられるが、Ag系導体2は特定環境下では腐食されやすい性質を有する。それ故、高温高湿の環境下にさらされたり、腐食性ガスにさらされるなどすると、保護ガラス膜3の端面3Aの微細な露出箇所から導体2の腐食7が進み、導体2の断線に至ることがあるという問題点があった。

本発明は上記の問題点に鑑みなされたものであり、その目的とするところは、かかる保護ガラス

特開平3-19387(2)

層端面3A付近における導体2の断線が生じても、機能不良とならない混成集積回路を提供することにある。

「課題を解決するための手段」

上記の目的を達成するため、本発明では、実施例図面第1図に例示するように、基板1上に形成された連続した導体2の保護ガラス膜3により覆われた部分2Bと、部品搭載部として露出された部分2Aとが、該基板1上に形成された低抗体6により接続されていることを特徴とする混成集積回路が提供される。

「作用」

上記のように構成された混成集積回路では、仮に保護ガラス膜3の端面3A付近で導体2が断線するに至っても、低抗体6により電気的導通が確保される。このため、混成集積回路の機能不良に至らない。

「実施例」

本発明の実施例について図面を参照し説明する。第1図は混成集積回路の部品搭載部付近を示す断

面図である。

セラミック基板1上に厚膜回路を構成する導体2のパターンが形成され、その導体2を覆うように保護ガラス膜3が形成されている。導体2はAg系導体ペーストを印刷焼成して形成され、保護ガラス膜3はガラスペーストを印刷焼成して形成される。保護ガラス膜3は導体2の部品搭載部2Aの上には形成されず部品搭載部2Aが露出するようにされる。

露出された部品搭載部2A及び保護ガラス膜3の端面3A付近の導体2Bの下には、予め低抗体6が印刷焼成され、二層構造とされている。低抗体6はRu系(ルテニウム系)の低抗体ペーストを印刷焼成して形成される。従って、製造工程は、セラミック基板1上にまず、Ru系低抗体6を印刷焼成し、次いで、Ru系低抗体6の一部を重ねてAg系導体2を印刷焼成し、最後に、部品搭載部2Aを残して保護ガラス膜3を印刷焼成することになる。

そして、導体2の部品搭載部2Aにはんだ4が

印刷又はディップにより乗せられ、搭載部品5のリードがリフロー等によりはんだ付される。導体2の露出した部品搭載部2Aははんだ4により覆われることになる。

本実施例は上記のように構成され、導体2のうち保護ガラス膜3により覆われた部分2Bから部品搭載部2Aとして保護ガラス膜3の外に露出した部分2Aに至る導体パターンが、導体2と低抗体6との二層構造に形成されている。このため、仮に、保護ガラス膜3の端面3Aにおいてはんだ4のなじみが悪く、Ag系導体2に微細な露出箇所が生じ、そこから腐食7が進行して導体2の断線に至っても、下層を形成するRu系低抗体6により数Ωから数100Ωの低抵抗値で電気的導通が確保される。Ru系低抗体6は腐食に強いので、Ag系導体2の腐食7がRu系低抗体6まで進行することは考えられない。従って、搭載部品5と厚膜回路との導通が確保されるため、混成集積回路の機能が停止するに至らない。

前記実施例では、保護ガラス膜2に覆われた部

分2Bから部品搭載部2Aに至るパターンを導体2と低抗体6との二層構造としたが、必ずしも二層構造とする必要はない。たとえば、第2図に示す様に、導体2と平行に基板1上に形成された低抗体8により、導体2の保護ガラス膜3に覆われた部分2Bと、露出した部品搭載部2Aとを接続するようにしてもよい。

「発明の効果」

本発明は、上記のように構成され保護ガラス膜の端面の前後において導体に接続する低抗体を有するものであるから、保護ガラス膜端面付近において導体断線を生じても低抗体により導通が確保され、混成集積回路の機能が停止しないという効果がある。このため、信頼性の高い混成集積回路を提供することができる。

4. 図面の簡単な説明

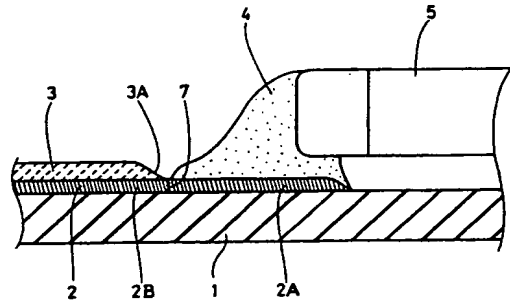
第1図は本発明の第1の実施例を示す混成集積回路の断面図、第2図は第2の実施例を示す平面図であり、第3図は従来の混成集積回路を示す断

特開平3-19387(3)

面図である。

1...セラミック基板、2...導体、2A...
部品搭載部、3...保護ガラス膜、3A...端
面、4...はんだ、5...部品、6、8...
抵抗体。

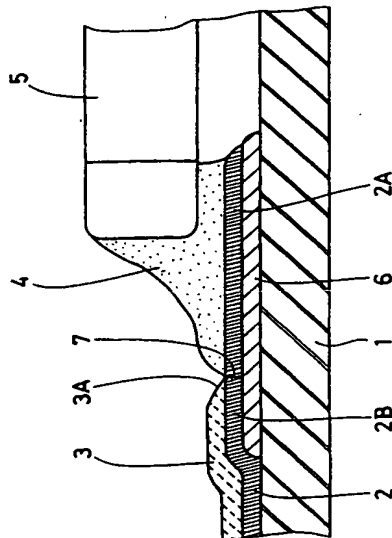
第3図



特許出願人 日本電装株式会社
代理人 弁理士 後藤勇作



第1図



第2図

